

# 一种基于 RT-LAB 的高速电力电子实时仿真方法研究

陆臻业, 邹毅军, 王佳, 王志鹏, 郭茂派

(上海科梁信息工程股份有限公司, 上海市 200233)

**摘要:** 为了实现高速电力电子系统的实时仿真, 提出了一种基于现场可编程门阵列 (FPGA) 的高速可重构实时仿真系统设计方法。本文通过 FPGA 硬件解算器建立了高速电力电子电路仿真模型。并且应用 RT-LAB 实时仿真平台以及配套的 FPGA 开发工具, 对光伏逆变器并网系统模型进行实时仿真验证。FPGA 硬件仿真器针对高速电力电子系统进行仿真, 配合修改该节点分析法[1]以及高速开关器件的普约维奇等效法[2], 为大规模高速高精度实时仿真的提供了可靠的运行环境。同时为了验证系统有效性, 本文研究了光伏并网逆变器的工作原理, 利用基于 FPGA 的高速电力电子仿真系统搭建了光伏逆变器测试系统。本文通过光伏并网逆变器为例建立了基于 FPGA 的实时仿真系统, 包括电网模型、高速 boost 升压电路、高速逆变器以及并网升压变压器模型。仿真结果验证了 FPGA 高速硬件仿真系统在光伏并网系统实时仿真中的有效性及准确性。

**关键词:** FPGA; 高速电力电子仿真; 实时仿真系统; RT-LAB; 光伏并网

## 1. 引言

在电力系统实时仿真领域, 面向传统输配电系统的低频电力电子仿真技术已经趋于完善, 主要运用的是基于 CPU 的仿真技术。基于 CPU 的这种软件环境的仿真系统具有操作简单、成熟度高、低复杂度等优点, 因此已经被广泛用于针对大规模电网及传统输配电系统的实时仿真中。随着智能电网的兴起, 大规模的电力电子被应用于新能源并网、分布式电源及电能质量优化等领域, 同时电力电子系统开关频率也随之不断提高。因此, 随着新一代的电网及输配电系统发展, 大量电力电子器件的引入、更高的仿真频率需求、大量短距离传输线路对相应的实时仿真系统提出了新的挑战。尤其当电力电子开关频率超过 10kHz 甚至更高时, 基于 CPU 的仿真手段往往无法实现实时仿真[3]。

本文提出了一种基于 FPGA 的高速电力电子仿真系

统设计方法。FPGA 拥有大量硬件逻辑资源, 可以配置为的并行处理模块[4], 加快了计算速度也提高了数据处理的效率, 为高速电力电子仿真提供了一个合适的环境。本文正是利用 FPGA 的技术特点设计了一种面向大规模高频电力电子系统的高速高精度的实时仿真系统。同时, 运用了改进节点分析法以及开关器件的普约维奇等效来解析整个电路, 优化了电力系统解算方法也对开关器件采取了合理的等效手段, 加快了仿真速度并且提高了仿真精度。整个实时仿真系统运用 RT-LAB 实时仿真平台以及对应的 FPGA 开发工具, 建立了基于 FPGA 的高速光伏并网测试系统进行验证。

本文所涉及的基于 FPGA 的高速电力电子仿真方法, 不仅充分利用了 FPGA 并行运算、硬件处理、可重构等特点, 也应用了先进的电力系统解算方法, 从软硬两方面入手为小步长高精度的电力电子系统仿真提供了可靠的基础。

## 2. FPGA 仿真环境

FPGA 仿真与传统 CPU 仿真相比, 具有更高的设计灵活性和更高的计算速度可以满足高速实时仿真需求, 因此提出了一种基于 FPGA 的高速电力电子仿真系统[5]。

FPGA 仿真和 CPU 仿真的本质区别在于, FPGA 是利用硬件实现电路而 CPU 是利用软件实现电路。在 FPGA 中, 包含有大量可自由配置的硬件逻辑电路, 开发者可以根据需求自由对 FPGA 内部电路进行修改以实现不同的功能; 并且, FPGA 是一种并行计算设备, 可以快速有效的进行数据计算处理, 为高速电力电子仿真提供了一个合适的环境。其次在信号处理方面, FPGA 具有大量专用的硬件乘法器, 而 CPU 采用一种较慢的、迭代的乘法技术, 完成同样的乘加计算 FPGA 所需的时间远远要少于 CPU。由此可见 FPGA 的运算速度以及计算延迟远远优于

CPU, 使 FPGA 具备了实现高速电力电子仿真的能力。

此外 FPGA 具有可重构的技术优势, 大大增加了 FPGA 仿真的灵活性。可重构技术是指对 FPGA 的全部或是部分逻辑资源实现功能变换的一种技术 [6-7]。通过可重构技术, 使得我们对 FPGA 的高速电力电子仿真系统所要运行的电路可以进行自由、灵活地修改, 并且每次修改完成后不需要重新对 FPGA 进行编译, 可以直接将新的硬件电路功能下载到 FPGA 中, 大大缩减了系统开发时间和成本。并且, 基于可重构技术的高速电力电子系统可以灵活多变地实现各类型的高速电力电子拓扑的仿真。FPGA 可编程逻辑门阵列从硬件上提供了一种高速、灵活、可靠的电力电子系统实时仿真环境。

### 3. 电力系统解算方法

计算机仿真时通常使用节点分析法来获得电力系统每个节点的方程并获得整个电路的导纳矩阵。问题在于, 使用通常的节点分析法在计算机运算过程中伴随着一定的解算难度, 不是一种最佳的分析方法。此外, 在带开关器件的电路中, 开关的闭合和断开将影响电路中节点个数、系统的大小, 会对整个系统导纳矩阵维度发生改变。在仿真时会大大增加计算量以及计算难度。本文则运用了修改节点分析法, 同时对开关器件进行普约维奇等效处理, 避免了开关器件操作对电力系统结构的影响, 避免了导纳矩阵的再计算, 大大提升了仿真系统的运算效率及精度。

#### 3.1 修改节点分析法

修改节点分析法是传统节点分析法的一种延伸, 和传统节点法一样可以分析电路节点电压以及支路电流, 同时也避免了节点法在分析带有固定电压器件电路时的难点。

以图 3.1 所示电路为例, 应用修改节点法对其进行分析和导纳矩阵建立:

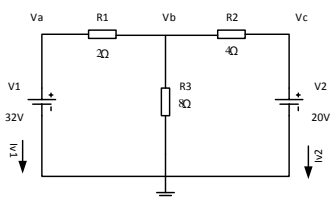


图 3.1 实际电路举例

对电路每个元件两端节点进行分析, 并联立每个节点的方程:

$$\text{Node a: } i_{v1} + \frac{V_a - V_b}{R_1} = 0$$

$$\text{Node b: } \frac{V_b - V_a}{R_1} + \frac{V_b}{R_3} + \frac{V_b - V_c}{R_2} = 0$$

$$\text{Node c: } i_{v2} + \frac{V_c - V_b}{R_2} = 0$$

$$V_a = V1$$

$$V_c = V2$$

得到电力系统方程之后, 直接建立系统导纳矩阵方程, 并以以下形式的矩阵来表示:

$$\begin{bmatrix} Y_R & B \\ C & D \end{bmatrix} \begin{bmatrix} V \\ I \end{bmatrix} = \begin{bmatrix} J \\ F \end{bmatrix}$$

其中  $Y_R$  为系统除去电压源及电流源的节点矩阵,  $B$  为基尔霍夫电流方程衍生部分,  $C$  和  $D$  表示了各支路本构关系的矩阵,  $V$  代表了已知电压源,  $I$  代表了已知电流源,  $J$  和  $F$  为系统激励。图 3.1 所示电路经过修改节点分析法后联立的方程如下:

$$\begin{bmatrix} \frac{1}{R_1} & -\frac{1}{R_1} & 0 & 1 & 0 \\ -\frac{1}{R_1} & \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3} & -\frac{1}{R_2} & 0 & 0 \\ 0 & -\frac{1}{R_2} & \frac{1}{R_2} & 0 & 1 \\ 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \\ i_{v1} \\ i_{v2} \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \\ V1 \\ V2 \end{bmatrix}$$

通过修改节点分析法获得了高维度的导纳矩阵, 但是对于计算机来说计算矩阵的难度和耗时并不是很大。

#### 3.2 普约维奇等效

普约维奇等效是本高速电力电子实时仿真系统设计方法中的一个重要环节。当整个电力系统中含有逐段线性(PWL)器件, 例如二极管、比较器、开关器件等等, 利用普约维奇方法可以将其等效为电流源并联一个电阻的结构, 如图 3.2 所示。

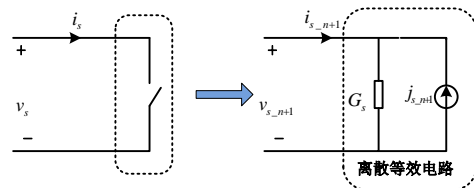


图 3.2 普约维奇元件等效模型

当器件工作区间发生改变时, 只有电流源的值发生改变, 整个电路结构并不发生影响。

在针对开关器件的实际应用过程中，将开关导通状态等效成一个小电感，将开关断开状态等效成一个小电容[8]。同时，在离散化仿真时，电感和电容都可以用一个电流源并联一个电阻来等效如图 3.3；而区别就只有并联电阻的导纳值。下列方程证明了具体离散化过程，并定义  $\Delta t$  为一个时间步长并采用梯形积分法：

电感离散化等效：

$$U_L = L \cdot \frac{dI_L}{dt}$$

$$dI_L = \frac{1}{L} U_L dt$$

$$I_L(t) - I_L(t - \Delta t) = \frac{1}{L} \cdot \frac{\Delta t}{2} [(U_L(t) + U_L(t - \Delta t))]$$

$$I_L(t) = I_L(t - \Delta t) + \frac{1}{L} \cdot \frac{\Delta t}{2} \cdot U_L(t - \Delta t) + \frac{1}{L} \cdot \frac{\Delta t}{2} \cdot U_L(t)$$

$$I_L(t) = I_{LHistory}(t - \Delta t) + G_S \cdot U_L(t)$$

电容离散化等效：

$$I_C = C \cdot \frac{dU_C}{dt}$$

$$U_C(t) = U_C(t - \Delta t) + \frac{1}{C} \int_{t-\Delta t}^t I_C(t) dt$$

$$U_C(t) = U_C(t - \Delta t) + \frac{\Delta t}{2C} [I_C(t) + I_C(t - \Delta t)]$$

$$I_C(t) = \frac{2C}{\Delta t} \cdot U_C(t - \Delta t) - I_C(t - \Delta t) + \frac{2C}{\Delta t} \cdot U_C(t)$$

$$I_C(t) = I_{CHistory}(t - \Delta t) + G_S \cdot U_C(t)$$

可见电感及电容离散化之后，都可以用一个电流源并联一个电感来表示，而电感的导纳值在式中用  $G_S$  表示。

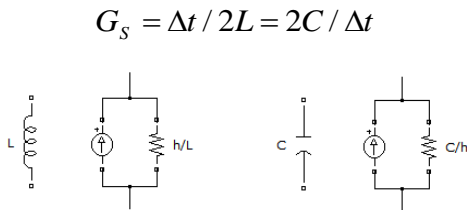


图 3.3: 电感电容离散等效模型

通过这种方法对开关器件进行等效的好处就是，在开关器件发生状态变化时，对于计算机来说整个电力系统结构并不发生改变，及开关在导通或是断开状态下所计算的电路的导纳矩阵结构和维度不发生改变，只有开关器件对应的导纳值发生变化；配合上修改节点分析法，建立了整个电力系统高维度的

导纳矩阵之后，在整个仿真过程中导纳矩阵维度将不会改变，开关状态发生变化时不需要重新分析系统矩阵大大地节省了运算量提高了效率，为高速电力电子系统仿真提供了一个可靠、高效的仿真环境。

## 4. FPGA 仿真系统设计

本文在对含有高速电力电子器件的系统进行仿真时，通常将电力系统分为两个部分，传统低速电力系统部分，比如电网，以及高速电力电子部分，比如高速逆变器、高速斩波器等。对于传统中低速大步长电网部分，一般仍然使用基于 CPU 的实时仿真系统，而对于带有电力电子器件的高速电力系统部分则使用基于 FPGA 的高速实时仿真系统。

本文基于以上分析建立了基于 FPGA 的高速电力电子实时仿真系统[9]。系统结构如图 4.1 所示：

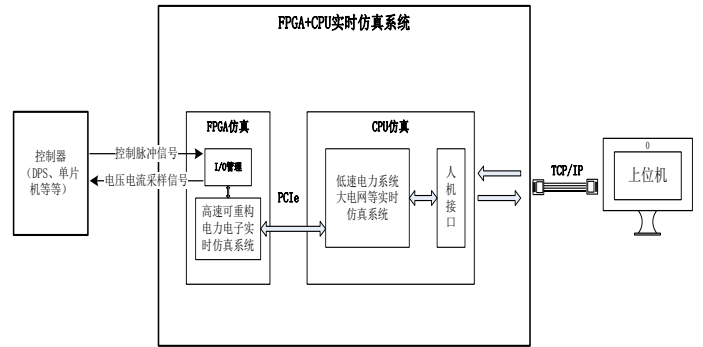


图 4.1 仿真系统结构

图 4.1 描述了基于 FPGA 的实时仿真系统结构，包括：上位机监控部分、CPU 实时仿真系统、FPGA 实时仿真系统以及与外部硬件进行信号交互的 I/O 通信部分以及控制器部分；

上位机监控部分负责模型控制及结果监视等功能，由计算机或是工作站实现。

CPU 实时仿真系统是整个仿真系统的基础，不仅负责低频电力系统仿真，也同时负责低频电力系统与 FPGA 中的高频电力系统之间的信号通信。CPU 实时仿真系统与 FPGA 实时仿真系统通过 PCIe 协议连接，进行通信。CPU 实时仿真系统通过基于 MATLAB/SIMULINK 的图形化建模工具进行开发；FPGA 实时仿真系统部分，负责对高速电力电子电路进行仿真；同时部分资源也被用作 I/O 通讯管理功能。电力电子电路的搭建以及 FPGA 功能的开发同样通过基于 MATLAB/SIMULINK 的模型库以及

相应的 FPGA 开发工具进行功能开发。  
再配合上连接在 I/O 通讯部分的外部硬件控制器，  
组成了完整的高速电力电子实时仿真系统。

## 5. 系统实施案例

### 5.1 实时仿真系统平台介绍

整个实时仿真系统基于加拿大 OPAL-RT 公司开发的 RT-LAB 实时仿真平台进行开发，配合对应下位机 OP5600，实现以 CPU 为基础 FPGA 为核心的实时仿真系统。高速电力电子仿真系统基于以下软硬件环境建立，表 5.1 为仿真系统上位机监控系统环境配置，表 5.2 为仿真系统下位仿真机仿真环境及硬件配置：

表 5.1 上位机环境

上位机操作系统	软件环境	
Windows XP、7	MATLAB	2011b 32bit
	RT-LAB	10.6+
	RT-XSG	2.2.1.326
	eFPGAsim	0.3.6

表 5.2 下位机环境

目标机操作系统	软件	硬件环境	
Redhat	RT-LAB	CPU	Dual-Xeon 3.466GHz (12 cores)
		FPGA	Xilinx Virtex6

本文应用此仿真系统方案，实现了光伏并网测试系统。

### 5.2 光伏并网电路组成

本文采用两级式光伏并网拓扑结构[12]建立了光伏并网测试系统。光伏阵列输出 300V 直流电压，接入 BOOST 升压斩波电路进行 MPPT 控制后，在通过三相 T 型逆变电路生成三相交流电经过升压变压器接入电网。

如图 5.1 所示为 BOOST 升压斩波电路结构图：

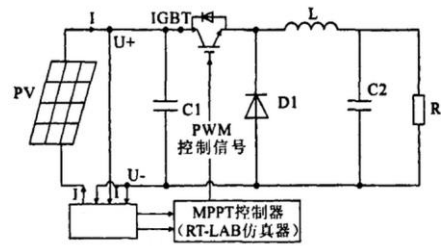


图 5.1 BOOST 升压斩波电路

如图 5.2 所示为三相 T 型逆变电路结构图[10]：

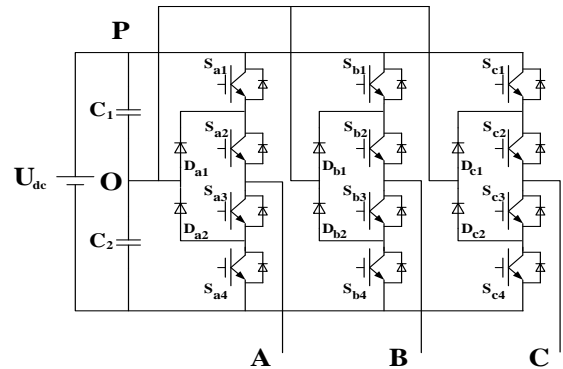


图 5.2 三相 T 型逆变器

### 5.3 实时仿真系统实现

本文通过基于 FPGA 的高速电力电子仿真系统实现光伏并网测试系统。将光伏模型、电网及控制算法置于 CPU 中解算，将高频开关器件构成的主电路置于 FPGA 中解算，其中 CPU 的仿真步长设置为 20us，FPGA 的仿真步长设置为 450ns，CPU 与 FPGA 间以 CPU 步长进行数据交互。

根据系统设计，CPU 仿真系统不仅负责传统电力系统仿真，同时也负责与 FPGA 系统通讯的功能。如图 5.3 所示，通过 RT-LAB 平台提供的 FPGA 配置模型，可以快速配置 CPU 与 FPGA 之间的电压电流采样信号交互以及控制脉冲信号的发送[11]。

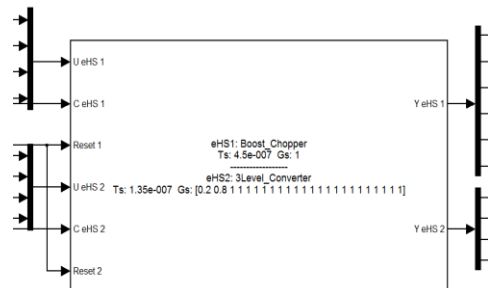


图 5.3 FPGA 通讯配置模块

CPU 仿真系统将光伏阵列输出的电压以及控制器计算出的控制脉冲信号发送给 FPGA 中的 BOOST 电

路以及三电平逆变器电路，经过 FPGA 运算获得逆变器输出电压电流信号反馈给 CPU 系统并参与控制器的算法运算更新控制信号，实现 FPGA 在环的实时仿真。

同时，在 CPU 系统中搭建了完整的传统电网模型模型，如图 5.4 所示：

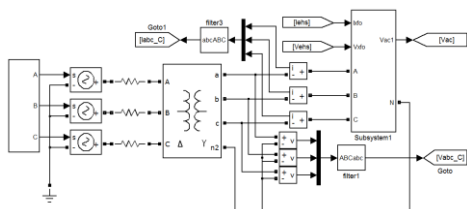


图 5.4 电网模型

图 5.3 中，FPGA 配置模块调用相应的 BOOST 电路以及三电平逆变器电路[12-13]。对应的模型如下图 5.5 和 5.6 所示，该模型将被置于 FPGA 中运行：

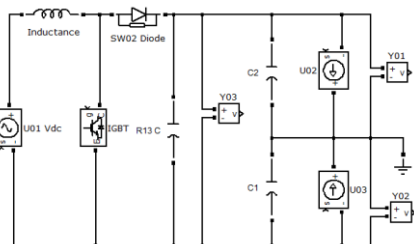


图 5.5 BOOST 电路模型

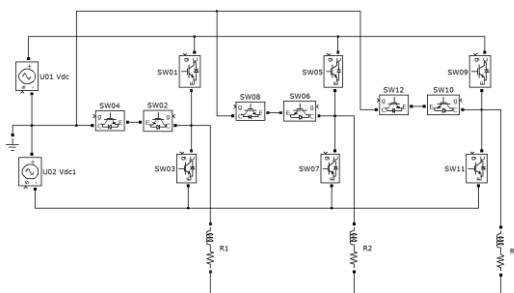


图 5.6 光伏逆变电路模型

FPGA 仿真系统对于模型的解算，运用前文所述的修改节点分析法以及普约维奇法对开关器件进行等效。整个仿真系统应用开发流程图由图 5.7 所示：



图 5.8 仿真系统实物图

图 5.8 所示，为仿真系统开发平台实物。

## 6. 实验结果

通过 RT-LAB 平台的应用，成功实现了基于 FPGA 高速电力电子电路实时仿真系统。同时搭建了光伏并网系统进行其有效性和精确性的验证试验。光伏并网系统模拟光伏阵列直流输出，经过升压斩波器和逆变器，并通过升压变压器接入电+网。表 6.1 列出了光伏系统参数列表：

表 6.1 系统参数列表

系统参数	参数值
光伏阵列输出电压(V)	300
BOOST 电路控制频率(kHz)	48
BOOST 电路控制信号占空比	0.7
三电平逆变器控制频率(kHz)	15
逆变器电流输出电流峰值(A)	50
逆变器输出线电压(V)	380
大电网线电压(kV)	35
电力系统频率 (Hz)	50
电压跌落深度(%)	80

根据仿真参数设定，模拟光伏阵列输出电压为

300V，经过 BOOST 电路进行升压，占空比设置为

0.7, 控制脉冲频率为 48kHz, 模式为开环控制。结果如下图 6.1 所示:

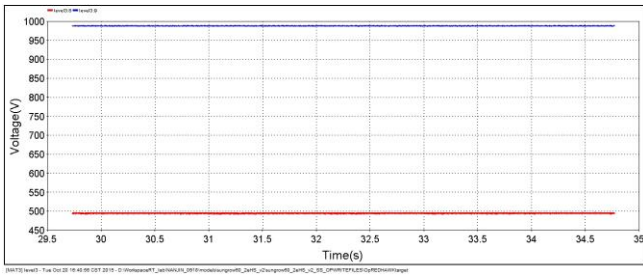


图 6.1 BOOST 电路输出直流电压

蓝色为 BOOST 输出电压, 红色为两个分压电容电压。通过仿真, 输出电压十分接近理论的 1000V。而后通过逆变器进行 DC/AC 转换, 电压以及电流控制均通过闭环控制。

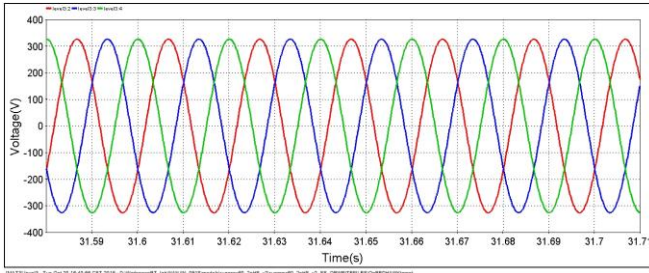


图 6.2 逆变器交流侧电压

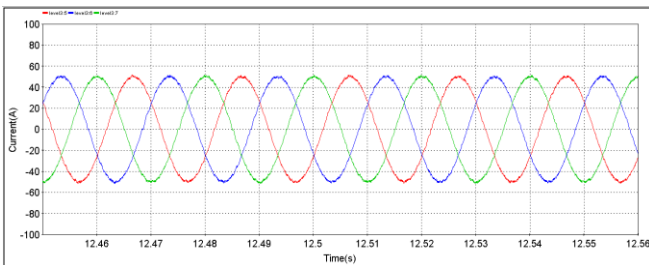


图 6.3 逆变器输出电流

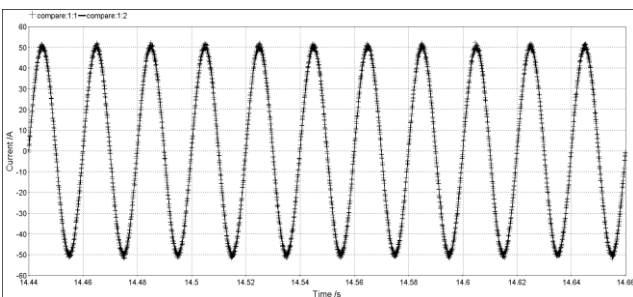


图 6.4 实时仿真与离线仿真结果比较

图 6.2、图 6.3 所示为三电平逆变器交流侧输出三相电压以及三相电流。图 6.4 为本系统仿真电流结果与 SIMULINK 仿真电流结果对比。

可见, 逆变器输出电压电流波形正确, 可以表明仿

真系统具有很高的精度, 可以准确的反映出控制器的控制性能。并且由波形对比结果表明, 本高速实时仿真系与 SIMULINK 仿真工具具有相似的仿真结果, 体现了基于 FPGA 的仿真系统的可行性、精确性以及实际算法的有效性。证明了本文设计的仿真系统在实时仿真领域具有实际使用价值及意义。

同时, 基于 FPGA 的高速电力电子仿真系统支持对电网中的故障情况进行模拟。

实验中, 对电压跌落的情况进行了仿真, 获得了电压跌落以及电压恢复时刻的仿真, 电压跌落深度设定为 80% 波形如下图所示:

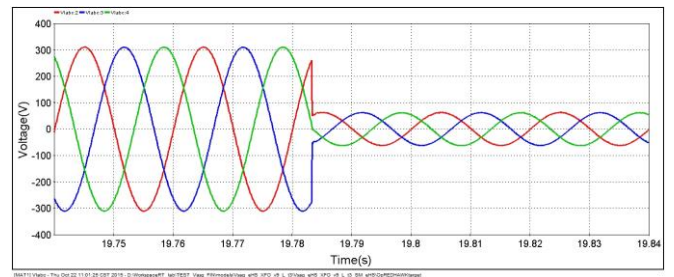


图 6.5 电压跌落波形

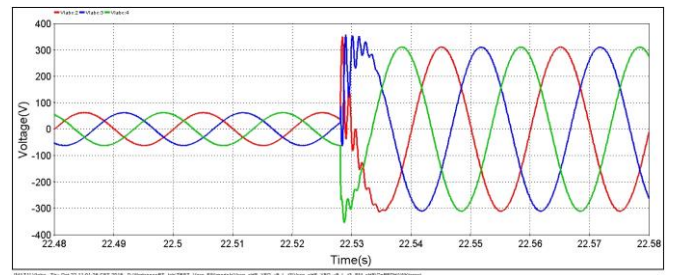


图 6.6 电压恢复波形

图 6.5、图 6.6 所示, 为逆变器交流侧发生电压跌落故障的模拟结果。

总体的仿真结果表明, 基于 FPGA 的高速电力电子实时仿真系统的有效性及精确性。本系统具备了实现高速高精度的电力电子电路实时仿真的能力, 以及具备对电网运行状态进行模拟的能力。体现了本仿真系统的实际应用价值。

## 7. 结论

本文利用 RT-LAB 为平台搭建了基于 FPGA 的高速电力电子仿真系统。并以修改节点法和普约维奇开关等效方法建立了仿真运算的基础, 为 FPGA 仿真系统提供了一个高效可靠的平台。同时搭建了整套的实时仿真系统, 包含了核心的 FPGA 仿真系统、基础的 CPU 仿真系统、上位机监控系统以及 I/O 通

讯系统。最后,以光伏并网系统为例,建立基于 FPGA 的光伏并网测试系统,由 FPGA 高速仿真系统负责运算 BOOST 电力以及光伏逆变电力。

经过实际系统仿真验证,不仅验证了系统的可行性,并且通过结果分析验证了本系统的有效性以及精确性。提供了一个良好的高速电力电子系统仿真平台,为新一代高速电力电子系统提供了一个优秀的开发测试平台。

### 参考文献

- [1] Ho, Ruehli, and Brennan (April 1974). "The Modified Nodal Approach to Network Analysis". Proc. 1974 Int. Symposium on Circuits and Systems, San Francisco. pp. 505-509.
- [2] Pejovic, P.; Maksimovic, D.; , "A new algorithm for simulation of power electronic systems using piecewise-linear device models," Power Electronics, IEEE Transactions on , vol.10, no.3, pp.340-348, May 1995.
- [3] 黄苏融,史奇元,刘畅.基于现场可编辑门阵列永磁同步电机的硬件在环实时仿真测试技术[J].电机与控制应用, 2010,37(9):1673-6540.
- [4] 王成山,丁承第,李鹏.基于 FPGA 的配电网暂态实时仿真研究(二):系统构架与算例验证[J].中国电机工程学报,2014,2,24(9):0258-8013.
- [5] 邹毅军,王志鹏,戈华岭.FPGA 实现电力电子控制系统高速通讯仿真装置[P].CN:203433313 U,2014.
- [6] 覃祥菊,朱明程,张太镒.FPGA 动态可重构技术原理及实现方法分析[J].电子器件,2004, 27(2):1005-9490.
- [7] Drahonovsky T.,Rozkovec M.,Novak O. A highly flexible reconfigurable system on a Xilinx FPGA. ReConFigurable Computing and FPGAs (ReConFig), 2014 International Conference,2014, 978-1-4799-5943-3.
- [8] P.Pejovic and D.Maksimovic.A method for fast time-domain simulation of networks with switches. Power Electronics,IEEE Transactions on, vol.9, no.4, pp.340-348,1994.
- [9] 许为,应婷,李卫红.电力电子半实物仿真技术及其发展[J].大功率变流技术,2014, 6:2095-3631.
- [10] 童鸣庭.三相 T 型三电平非隔离并网逆变器的研究[D].合肥工业大学.2013, 4.
- [11] 郑鹤玲,葛宝明,毕大强.基于 RT-LAB 的光伏发电系统

实时仿真.电工电能新技术, 2010,10,29(4):1003-3076.

[12] 程军照,吴夕科,李澎森.采用 Boost 的两级式光伏发电并网逆变系统[J].高电压技术,2009, 35(8):2048-2051.

[13] 王若醒,吴迎霞,杨恢宏.两级式 T 型三电平光伏逆变器的关键技术研究及实现.电力系统保护与控制,2015,43(4):1674-3415.